

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-73287

(43)公開日 平成7年(1995)3月17日

(51)Int.Cl.

G 06 T 1/00

11/00

G 09 G 5/36

識別記号 庁内整理番号

520 N 9471-5G

8420-5L

9192-5L

F I

技術表示箇所

G 06 F 15/66 450

15/72

K

審査請求 有 請求項の数1 FD (全5頁)

(21)出願番号

特願平5-168446

(22)出願日

平成5年(1993)6月15日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 中村 和彦

東京都港区芝五丁目7番1号 日本電気株式会社内

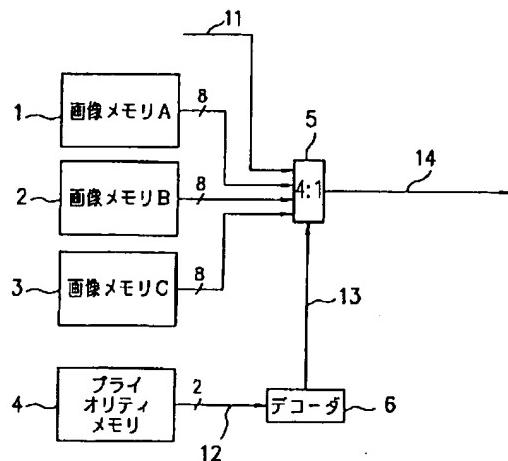
(74)代理人 弁理士 丸山 隆夫

(54)【発明の名称】 画像合成回路

(57)【要約】

【目的】複数画像を合成し表示画像構成する場合、同一画面上で複数の階層位置に画素単位で任意に表示画面を選択できる画像合成回路を得る。

【構成】画像合成回路は、画像信号を記憶する複数の画像メモリ1～3と、複数の画像メモリに記憶された画像信号の1の画像信号を画素単位で特定し得る符号を記憶するプライオリティメモリ4と、このプライオリティメモリ4に記憶されている符号をデコードし前記複数の画像メモリ1～3の1の画像信号を画素毎に選択抽出するためのセレクト信号13を出力するデコーダ6と、セレクト信号13に基づき複数の画像メモリ1～3に記憶されている画像信号の1を選択抽出するセレクタ5とにより構成される。この構成により、プライオリティメモリ4に記憶された符号に基づいて、背景色11と複数画像とによる合成画像を種々の階層の形態で構成することができる。



1

2

## 【特許請求の範囲】

【請求項 1】 複数の画像を階層的に重ね合わせ合成画像とする画像合成回路において、該回路は、  
前記画像の画像信号を画素単位で記憶する複数の画像メモリと、  
前記複数の画像メモリを特定する画素単位の符号を記憶するプライオリティメモリと、  
前記プライオリティメモリに記憶されている前記符号をデコードし前記複数の画像メモリの1を画素毎に特定するためのセレクト信号を出力するデコーダと、  
前記セレクト信号に基づき前記複数の画像メモリに記憶されている画像信号を選択抽出するセレクタとを有して構成され、  
前記セレクト信号は前記複数の画像メモリの画像信号を画素単位で選択して抽出し抽出した画像信号により前記合成画像を形成することを特徴とする画像合成回路。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、画像合成回路に係わり、特に、画像情報処理装置において用いられる複数画像を合成する画像合成回路に関する。

## 【0002】

【従来の技術】 従来の複数画像を合成する画像合成回路は、例えば、画像メモリが3枚の例で示すと図3に示す構成となる。つまり、A、B、Cの画像メモリからなる画像メモリ31、A、B、Cの各画像メモリに対応する深さ1ビットのキーメモリ32、画像メモリからの画像信号を選択するセレクタ33、キーメモリ32からのキー信号を選択するセレクタ34、表示画像の表示順位を指定するプライオリティレジスタ36、プライオリティレジスタ36の内容からセレクタ33およびセレクタ34の制御信号を発生するデコーダ37、キーメモリ32に記憶されたキー信号に従って画像信号を切り換えるセレクタ35、により構成される。

【0003】 この回路の動作は、画像メモリの表示順位を最低位A～最高位C (A < B < C) としてプライオリティレジスタ36に設定すると、セレクタ33aでは画像メモリAが、セレクタ33bでは画像メモリBが、セレクタ33cでは画像メモリCが選択される。また、セレクタ34aではキーメモリAが、セレクタ34bではキーメモリBが、セレクタ34cではキーメモリCがそれぞれ選択される。なお、信号41は背景色となる画像信号である。セレクタ35aでキー信号42によって背景色の上に画像メモリAに記録されている画像が合成される。

【0004】 同様に、セレクタ35bで画像メモリBに記録されている画像が合成され、セレクタ35cで画像メモリCに記録されている画像がキー信号に従って合成され、合成された最終画像信号43が出力される。この最終画像信号43の表示画像の構成例が図4(A)に示

10

20

30

40

50

されている。この様な階層的に画像を合成する従来技術の例として特開平1-320531号公報がある。

## 【0005】

【発明が解決しようとする課題】 しかしながら、この従来の画像合成回路では、プライオリティレジスタ36で設定された値により画像の優位が一意に決定されるため、例えば画像メモリが2枚の場合、図4(B)に示す様に画像メモリAと画像メモリBの表示優位は同一フレーム内では変えることができないという問題がある。階層的に合成する画像数と画像メモリの枚数が同一の従来の回路では、図4(B)の様にしか表示できず、図4(C)の様に表示するためには、合成する画像の階層数に応じて、図3の様に3枚目の画像メモリCを持つ必要がある。

【0006】 本発明は、複数の画像メモリの表示優位を同一画面上であっても、画素単位で任意に指定可能な画像合成回路を提供することを目的とする。

## 【0007】

【課題を解決するための手段】かかる目的を達成するため、本発明の複数の画像を階層的に重ね合わせ合成画像とする画像合成回路は、画像の画像信号を画素単位で記憶する複数の画像メモリと、複数の画像メモリを特定する画素単位の符号を記憶するプライオリティメモリと、プライオリティメモリに記憶されている符号をデコードし複数の画像メモリの1を画素毎に特定するためのセレクト信号を出力するデコーダと、セレクト信号に基づき複数の画像メモリに記憶されている画像信号を選択抽出するセレクタとを有して構成され、セレクト信号は複数の画像メモリの画像信号を画素単位で選択して抽出し抽出した画像信号により合成画像を形成することを特徴としている。

## 【0008】

【作用】 本発明の画像合成回路によれば、複数の画像メモリに記憶されている画像信号の1を画素単位で特定し得るプライオリティメモリと、このプライオリティメモリに記憶されている符号をデコードし特定画素の画像信号を抽出するためのセレクト信号を出力するデコーダとを有して構成されているため、複数の画像メモリの画像信号を画素単位で選択して抽出し抽出した画像信号により合成画像を構成することができる。

## 【0009】

【実施例】 次に添付図面を参照して本発明による画像合成回路の実施例を詳細に説明する。図1を参照すると本発明の画像合成回路の実施例が示されている。以下、本発明の構成を図面に示す実施例に基づいて詳細に説明する。

【0010】 本実施例は、画像メモリ1、画像メモリ2、画像メモリ3これらの画像信号あるいは背景色信号11の何れかを選択して合成画像を形成し、合成画像の画像信号14を出力するセレクタ5と、セレクタ5の

制御信号であるセレクト信号 1 3 を出力するデコーダ 6 と、複数画像の選択符号となるプライオリティ信号 1 2 を記憶するプライオリティメモリ 4 とにより構成される。

【0011】3 個の画像メモリ 1 ~ 3 は、各々の画像メモリ毎にデジタル画像信号を画素単位で記憶するためのメモリである。これらのメモリには、一般的に一時記憶メモリの D-RAM, S-RAM 等が用いられ、全体容量の大きさは画素の数量と信号構成の形態、つまり R GB か色差信号か等によって定まる。これらのメモリ 1 ~ 3 へ記憶された画像信号は、セレクタ 5 と接続された信号線によりアドレス指定された位置の画素信号が画素単位でセレクタ 5 へ出力される。

【0012】セレクタ 5 は、上記の 3 個の画像メモリ 1 ~ 3 からの画像信号と背景色の画像信号 1 1 の 4 種類の信号を入力信号とし、これらの画像信号の何れか 1 を画素単位で選択し、合成画像としての画像信号 1 4 を出力する回路部である。セレクタ 5 を構成する回路部は、デコーダ 6 から出力されるセレクト信号 1 3 を選択制御信号として上記の動作をする。

【0013】プライオリティメモリ 4 は、4 種類の画像信号の何れを選択するかの選択信号を記憶させるための一時メモリである。このプライオリティメモリ 4 は、上記の画像メモリ 1 ~ 3 と同一サイズおよび深さ 2 ビットのメモリであり、画素単位で 4 種類の画像信号の何れか 1 を選択するための符号が設定される。本メモリ 4 のアドレス毎に設定された符号に基づいて選択する画素が定まり、設定された符号はデコーダ 6 の生成するアドレス信号に基づいて読み出される。読み出された符号はデコーダ 6 へ出力される。

【0014】デコーダ 6 は、アドレス信号を生成し、プライオリティメモリ 4 に記憶されている符号をプライオリティ信号 1 2 として所定の手順に従って順次読み出し、読み出したプライオリティ信号 1 2 と生成したアドレス信号とを 1 式としたセレクト信号 1 3 を出力する回路部である。

【0015】上記に成る画像合成回路は、デコーダ 6 の生成するアドレス信号とこのアドレスに対応するプライオリティ信号 1 2 がプライオリティメモリ 4 から読み出され、セレクタ 5 へ出力される。セレクタ 5 は、デコーダ 6 からのセレクト信号に基づいて 4 種類の画像信号の内の 1 の画素信号をアドレス毎に選択抽出し、抽出した画素信号により合成画像を形成し、形成された合成画像信号を出力する。これらのプライオリティ信号 1 2 の読み出し、画素信号の選択抽出は同期信号に基づいて実行される。

【0016】プライオリティ信号 1 2 と選択画像との関係は、例えば、符号 [0 0] が背景色、符号 [0 1] が画像メモリ A、符号 [1 0] が画像メモリ B、符号 [1

1] が画像メモリ C の選択符号とする。この何れかの符号が画像の画素位置を指定するアドレス信号と共にセレクタ 5 へ与えられ、セレクタ 5 は与えられた符号に基づいて何れか 1 の画像メモリを特定し、また、アドレス信号に基づいて特定した画像メモリに記憶されている画像の画像信号を選択抽出する。合成画像を形成する 1 フレームにおける画素選択の 1 例を図 2 に示しており、また、図中に記載の符号 [0 0, 0 1, 1 0, 1 1, 0 1] に対する選択画像 [背景色, A, B, C, A] の構成例が掲げられている。

【0017】画像の構成例として背景画像に 4 階層の画像合成を掲げたが、本実施例の画像合成回路によれば、合成画像の階層数に制限が生じない。また、1 の合成画像の中に他の画像を組み込む等、構成の形態を自由に行うことが可能である。

【0018】尚、上述の実施例は本発明の好適な実施の一例ではあるがこれに限定されるものではなく本発明の要旨を逸脱しない範囲において種々変形実施可能である。例えば、画像メモリの枚数は 3 枚に限らず 2 枚以上あれば複数画像による合成画像が構成できる。

【0019】

【発明の効果】以上の説明より明かなように、本発明の画像合成回路は、複数の画像メモリに記憶されている画像データを画素単位で特定し選択・抽出できることとしているため、合成画像として構成する画像の階層数は画像メモリの枚数に係わりが無く自由に実行が可能となる。

【図面の簡単な説明】

【図 1】本発明の画像合成回路の実施例を示した回路構成ブロック図である。

【図 2】図 1 の画像合成回路による合成画像の構成例を説明するための概念図である。

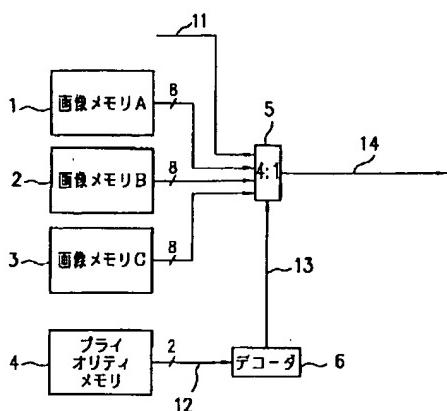
【図 3】従来技術に基づく画像合成回路の構成例を示した回路構成ブロック図である。

【図 4】図 3 の従来技術の画像合成回路による合成画像の構成例を説明するための概念図である。

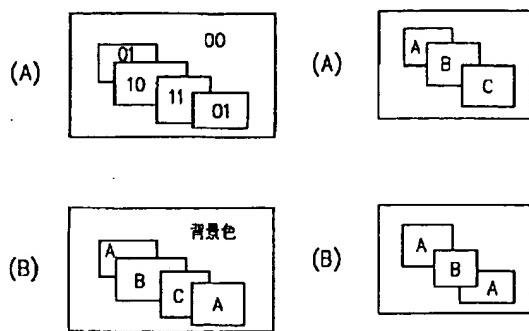
【符号の説明】

- 1 画像メモリ A
- 2 画像メモリ B
- 3 画像メモリ C
- 4 プライオリティメモリ
- 5 セレクタ
- 6 デコーダ
- 1 1 背景画像の信号
- 1 2 画像メモリの信号
- 1 3 プライオリティ信号
- 1 4 セレクト信号
- 1 5 合成画像の出力信号

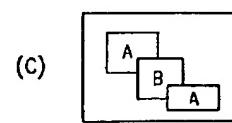
【図1】



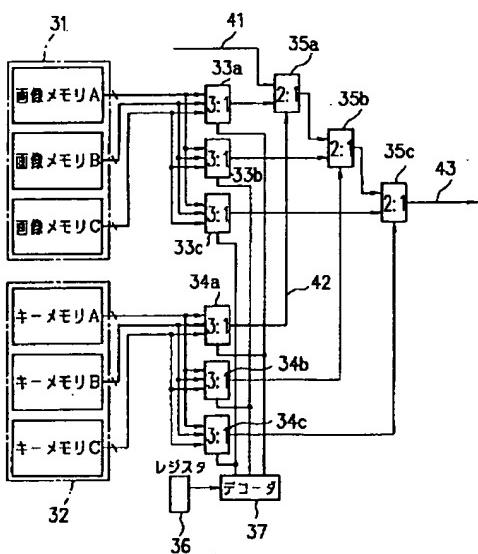
【図2】



【図4】



【図3】



## 【手続補正書】

【提出日】平成5年12月24日

## 【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

## 【補正内容】

## 【特許請求の範囲】

【請求項1】複数の画像を階層的に重ね合わせ合成画像とする画像合成回路において、該回路は、

前記画像の画像信号を画素単位で記憶する複数の画像メモリと、

前記複数の画像メモリの1つを特定する画素単位の符号を記憶するプライオリティメモリと、

前記プライオリティメモリに記憶されている前記符号をデコードし前記複数の画像メモリの1を画素毎に特定するためのセレクト信号を出力するデコーダと、

前記セレクト信号に基づき前記複数の画像メモリに記憶されている画像信号を選択抽出するセレクタとを有して構成され、

前記セレクト信号は前記複数の画像メモリの画像信号を画素単位で選択して抽出し抽出した画像信号により前記合成画像を形成することを特徴とする画像合成回路。

【請求項2】 請求項1に記載の回路において、前記ブライオリティメモリは前記複数の画像メモリに対応する深さ2ビットのメモリであり、2ビットの符号により画  
素単位で前記複数の画像メモリのいずれか1つを特定することを特徴とする画像合成回路。